

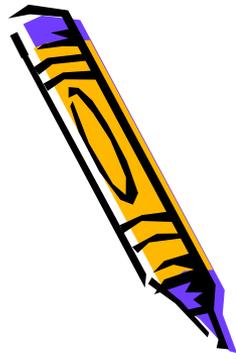
# Arquitetura de Computadores

## UNIDADE 4

### "Arquitetura de Microprocessadores"



12-02-2019



# Sumário

- Interrupções;
- Memória Cache



# Microprocessadores

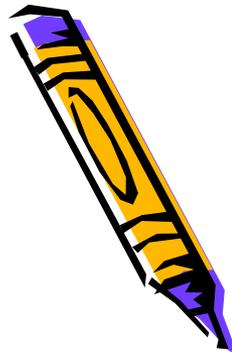
## ARQUITETURA DE UM MICROPROCESSADOR

### Interrupções

Por vezes o CPU interrompe o seu trabalho para atender outros pedidos. Para esse efeito, o CPU possui linhas de interrupção próprias que disponibiliza para atender interrupções provenientes de dispositivos exteriores (por exemplo, uma tecla premida). Para atender tem de saber onde interrompeu o trabalho anterior, para posteriormente poder retomar a execução do programa principal. Assim, só é possível o CPU conseguir este efeito, se armazenar temporariamente a informação de que estava a tratar nesse momento em memória.

CTRL + ALT + Delete

Quando o utilizador pressiona esta sequencia de teclas o processador interrompe tudo o que está a fazer, para atender este comando.



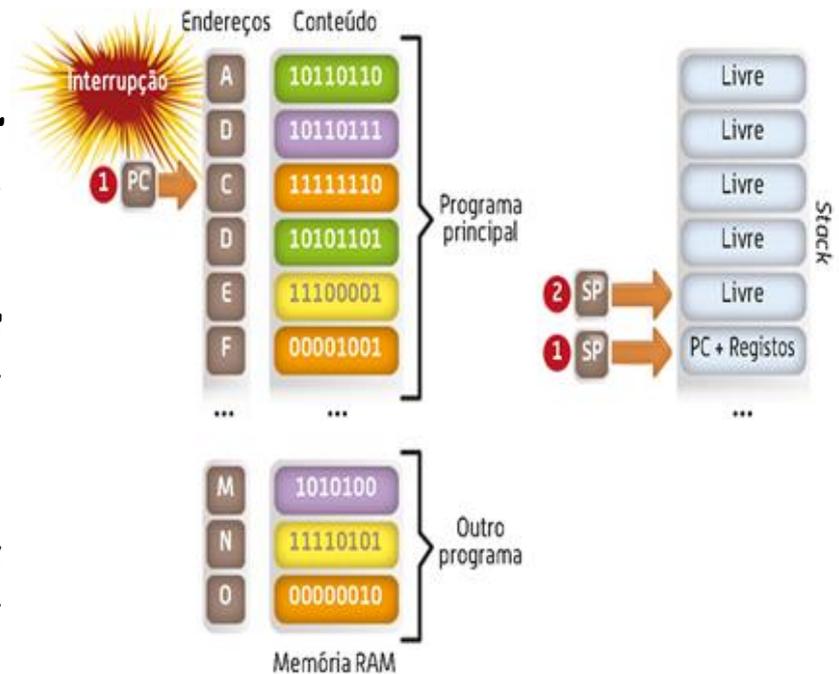
# Microprocessadores

## ARQUITETURA DE UM MICROPROCESSADOR

### Interrupções

Quando o CPU está perante uma interrupção, entra em ação um registo especial de nome Stack Pointer (SP) e o comportamento pode ser resumido nos seguintes passos:

- O conteúdo do registo PC (endereço de memória) é guardada na Stack. (1)
- Guardam-se os valores dos registos internos a ser utilizados aquando da interrupção, igualmente na Stack. (1). O apontador SP é incrementado para apontar para a próxima posição da pilha, isto é, para a posição imediatamente acima. (2)

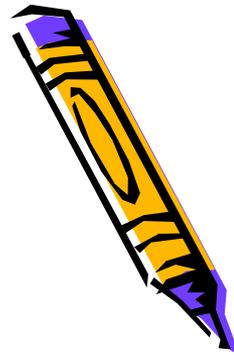
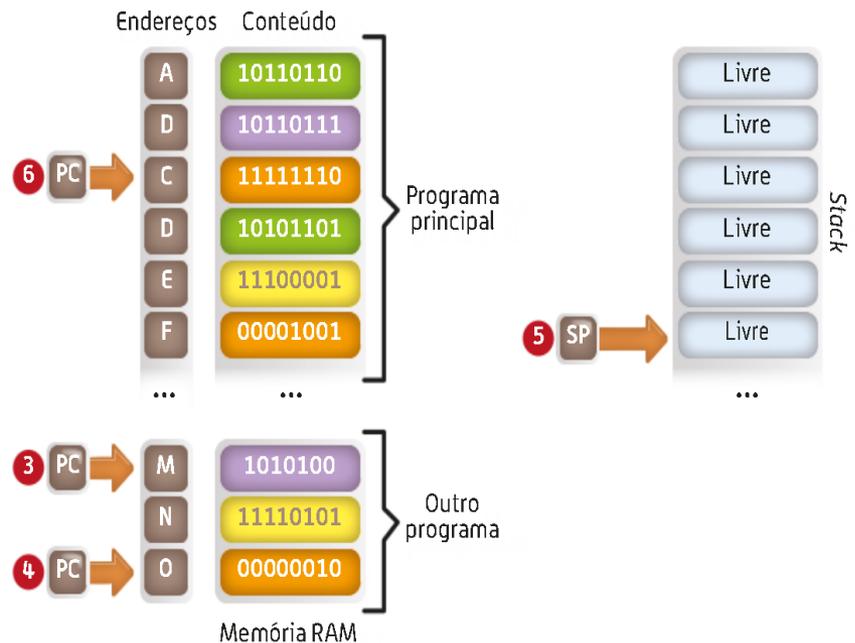


# Microprocessadores

## ARQUITETURA DE UM MICROPROCESSADOR

### Interrupções

- c) Atender a interrupção passando o PC a apontar para a zona de memória onde está o programa a ser executado durante a interrupção (3).
- d) Terminada a execução da interrupção (4), são recuperados da Stack os valores que os registos internos tinham antes da interrupção, o valor do PC e o apontador SP é decrementado (5).
- e) Finalmente retoma a execução do programa interrompido (6).



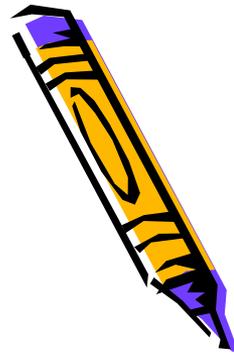
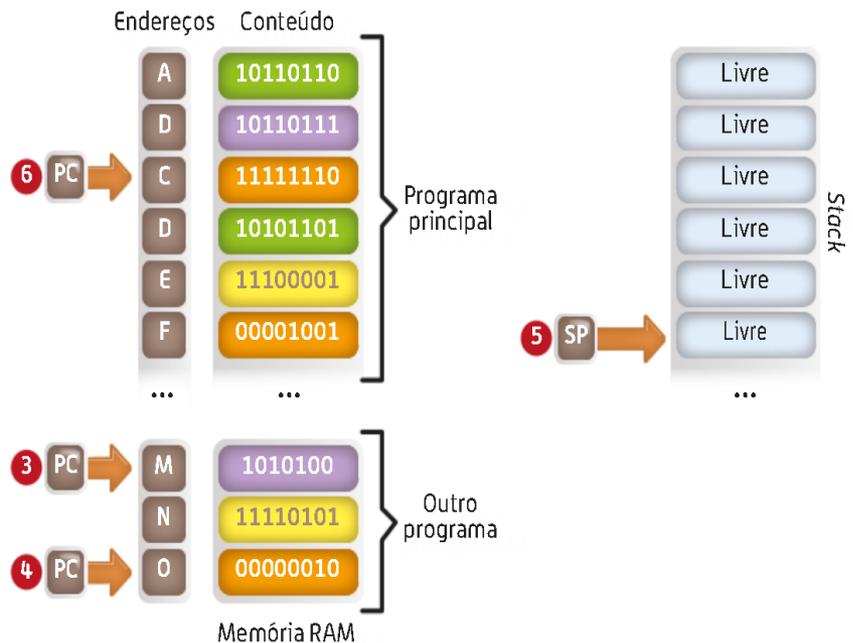
# Microprocessadores

## ARQUITETURA DE UM MICROPROCESSADOR

### Interrupções

No entanto, pode ocorrer outra interrupção. Esta situação não tem limites e pode ocorrer tantas vezes quantas forem necessárias.

A ordem pela qual a informação das interrupções é armazenada na Stack e posteriormente extraída segue normalmente uma lógica **LIFO (Last In First Out)** ou melhor do tipo pilha (**Stack**). A última interrupção será a primeira a ser atendida.



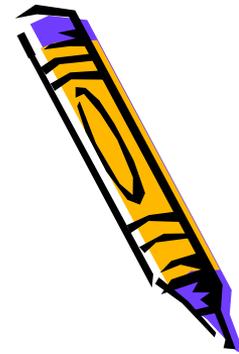
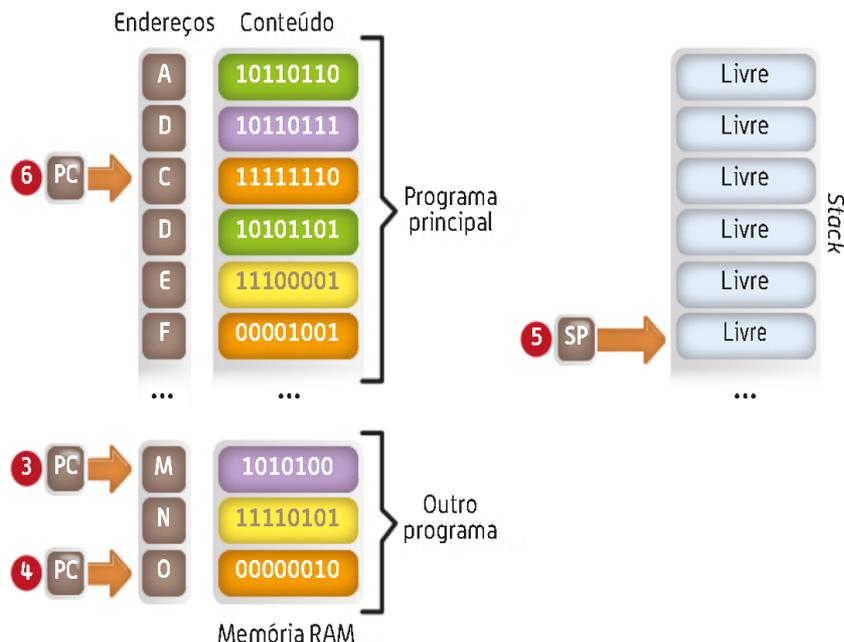
# Microprocessadores

## ARQUITETURA DE UM MICROPROCESSADOR

### Interrupções

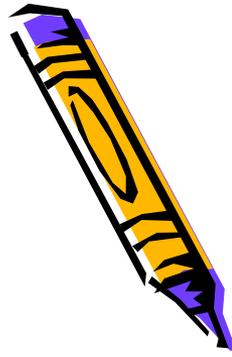
Em suma, o CPU necessita de armazenar em memória:

- Instruções;
- Dados;
- Informação que permita retomar a execução de um programa previamente interrompido.



# Microprocessadores

## ARQUITETURA DE UM MICROPROCESSADOR



### Questão.

*Qual o nome da zona especial da memória que tem como finalidade guardar informação relativa a interrupções?*

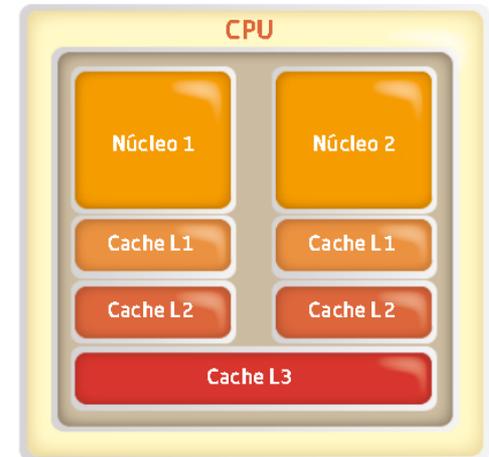
R - A Stack / Pilha é a zona da memória responsável por guardar a informação relativa a interrupções.



# Microprocessadores

## MEMÓRIA CACHE

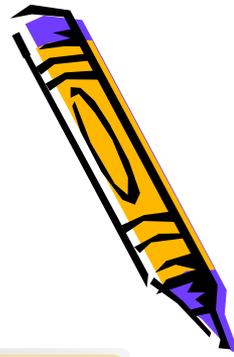
Os processadores estão continuamente a aumentar a sua velocidade de relógio (lei de Moore\*) e os componentes externos deixaram muito cedo de acompanhar tal evolução. Assim, o acesso à RAM tornou-se lento de mais, atrasando significativamente o trabalho do processador. Para esse efeito, desenvolveu-se uma solução baseada em buffers de nome cache. Trata-se de uma memória de alta velocidade que permite guardar pequenas quantidades de dados, que terão maior probabilidade de vir a ser necessárias ao CPU.



Organização da cache no interior do CPU

### \*Lei de Moore

Lei que descreve a tendência do número de transístores colocados num circuito integrado aumentar para o dobro cada 2 anos



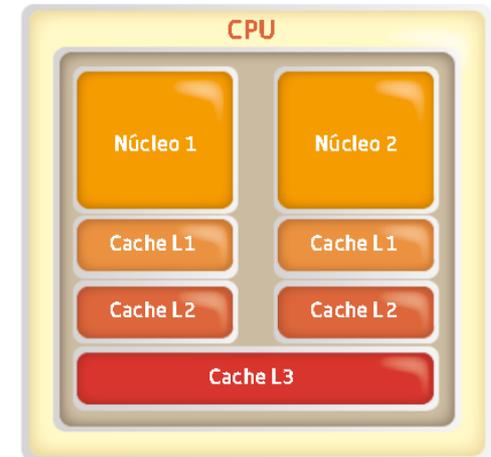
# Microprocessadores

## MEMÓRIA CACHE

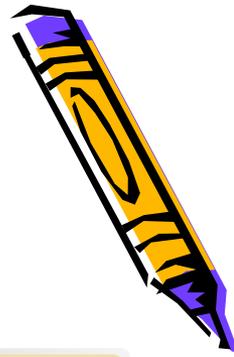
Assim, na arquitetura básica anterior teríamos de incluir a memória cache, que teria seria acedida antes de procurar (fetch) a instrução na memória principal (RAM), através do que se denomina por unidade prefetch.

Existem três tipos de memórias cache:

- L1 - Cache de nível 1 (Level 1);
- L2 - Cache de nível 2 (Level 2);
- L3 - Cache de nível 3 (Level 3);

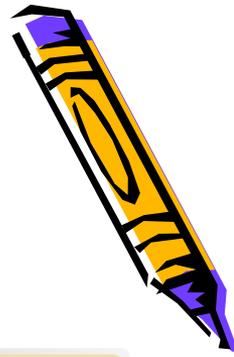


Organização da cache no interior do CPU



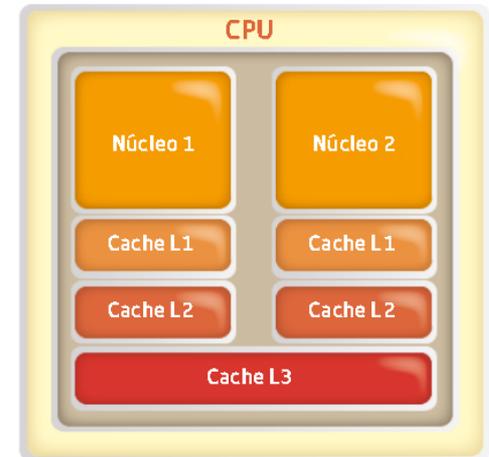
# Microprocessadores

## MEMÓRIA CACHE



### L1 - Cache de nível 1 (Level 1)

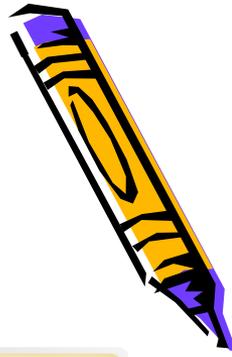
- Foi integrada num microprocessador pela primeira vez com o intel 486DX.
- Possui uma capacidade muito reduzida entre 8 KB a 64 KB, pois o seu objetivo é serem rápidas.
- A grande vantagem desta memória é o CPU não recorrer tantas vezes ao exterior (RAM) para obter a informação que necessita.



Organização da cache no interior do CPU

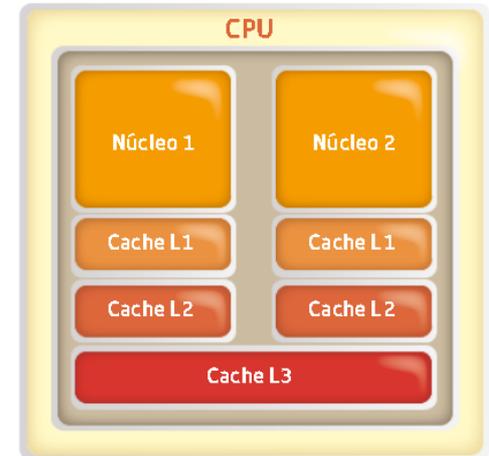
# Microprocessadores

## MEMÓRIA CACHE



### L1 - Cache de nível 1 (Level 1)

- Encontra-se integrada no Próprio CPU, pelo que consegue acompanhar a velocidade interna, não dependendo da velocidade do BUS.
- Normalmente 90% das vezes (*cache hit rate* - taxa de sucesso) o CPU irá encontrar o que necessita na cache, aumentando a performance do sistema.
- Quando o CPU não encontra a informação na Cache diz-se que a cache falhou (*cache miss*), sendo necessário recorrer à memória principal (ou a outro nível de cache).

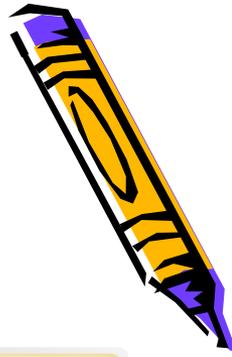


Organização da cache no interior do CPU



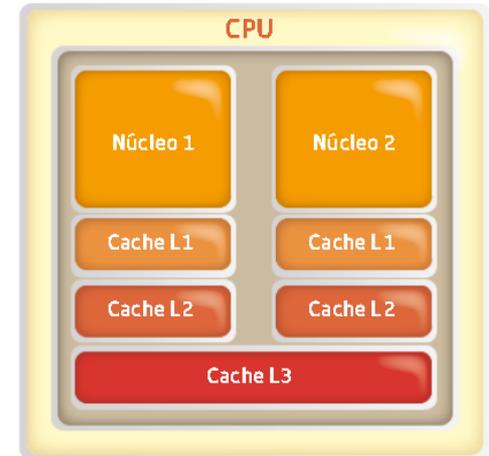
# Microprocessadores

## MEMÓRIA CACHE



### L2 - Cache de nível 2 (Level 2)

- Desenvolvida para dar resposta aos 10% de vezes que o CPU não encontra a informação pretendida na cache nível L1.
- Inicialmente eram externas, isto é, o acesso dependia da velocidade do BUS.
- Atualmente situa-se no interior do CPU, integrada no Chip, tal como a nível L1, logo beneficia da velocidade interna do CPU, reduzindo assim o tempo de pesquisa.
- Possui uma capacidade maior que a cache L1, geralmente 256 KB, uma vez que é menos acedida.
- Garante igualmente uma taxa de sucesso de acesso em 90%.

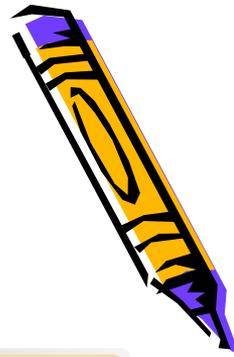


Organização da cache no interior do CPU



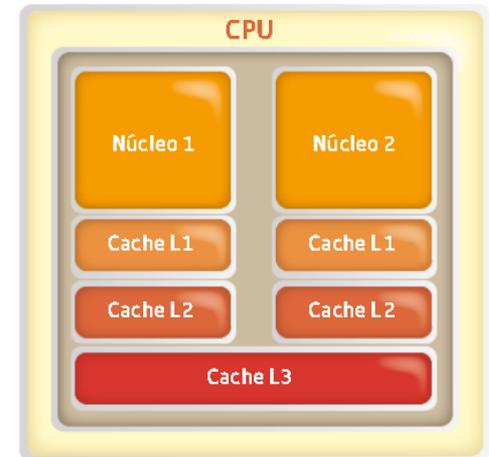
# Microprocessadores

## MEMÓRIA CACHE



### L3 - Cache de nível 3 (Level 3)

- Este tipo de cache está cada vez mais a ser utilizada, devido principalmente às recentes arquiteturas de processadores que envolvem processadores com vários núcleos de processamento.
- Estes núcleos geralmente partilham a cache L3 que é a de maior capacidade de todas.
- Capacidade varia geralmente entre 4 a 8 MB.
- Encontra-se igualmente integrada no processador.



Organização da cache no interior do CPU



# Microprocessadores

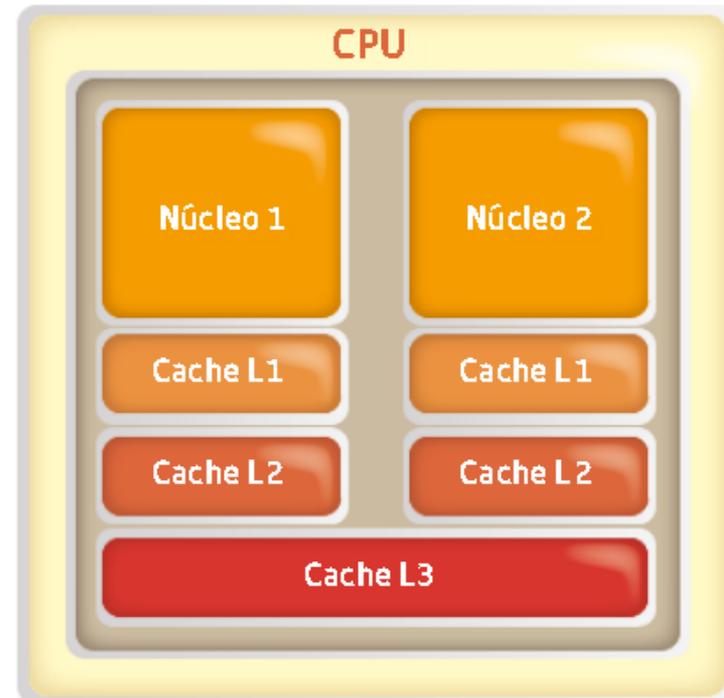
## MEMÓRIA CACHE

### L3 - Cache de nível 3 (Level 3)

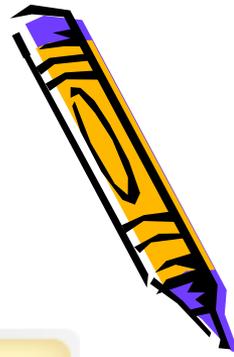
- Esta cache é partilhada pelos núcleos de um CPU.

### Conclusão

O CPU consegue encontrar 99,9% das vezes o seu conteúdo na cache, não necessitando de aceder à memória RAM. Este valor provém de 90% da cache L1 mais 9% (90% de 10%) da cache L2 mais 0,9% (90% de 1%) da cache L3.

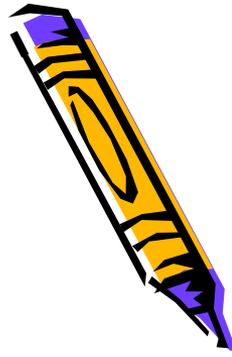


Organização da cache no interior do CPU



# Microprocessadores

## MEMÓRIA CACHE



### Questão.

*Quais são os tipos de cache que conhece? Quais as suas capacidades e que vantagem ou vantagens um sistema informático tem ao possuir este tipo de memórias.*

