

ANO LETIVO 2018/2019

FICHA DE AVALIAÇÃO DE ARQUITETURA DE COMPUTADORES

Módulo Nº: 4      Data: 14/03/20189      Tipo de Prova: Teórica

Classificação:

O Docente:

(Rafael Henriques)

Nome: \_\_\_\_\_ N.º \_\_\_\_\_ Ano: \_\_\_\_\_ Turma: \_\_\_\_\_

Turno: \_\_\_\_\_

Leia atentamente as questões que se seguem e responda de acordo com as instruções indicadas para cada uma.

- Duração da ficha de avaliação: 90 minutos.
- SEM CONSULTA.
- A interpretação dos enunciados das questões também faz parte da sua resolução, pelo que, se existir alguma ambiguidade, deve de indicar claramente.

### Responde às seguintes questões

1. Quais as vantagens da utilização de transístores face às válvulas de vácuo?

- **Mais pequenos;**
- **Libertam menos calor;**
- **Não necessitam de aquecer para trabalhar;**
- **Maior tempo de vida;**
- **Operam a tensões mais baixas;**
- **Custo de fabrico mais baixo;**
- **Menor consumo de energia;**

2. Quais foram os quatro principais fatores que contribuíram para a evolução dos microprocessadores desde o intel 4004?

- **Aumento do número de transístores (miniaturização);**
- **Aumento da velocidade de relógio interno;**
- **Aumento do número de bits com que os registos internos operam;**
- **Aumento do número de núcleos que constituem um chip (invólucro);**

3. Qual o nome do primeiro computador a utilizar a arquitetura de von Neumann e que tipo de componentes utilizava?

**1946 - EDVAC (Electronic Discrete Variable Automatic Computer)**

- Um dispositivo de entrada / saída de cartões perfurados em 1953;
- Memória adicional em um cilindro magnético em 1954;
- Uma unidade de aritmética de ponto flutuante em 1958

4. Em que medida as propostas de von Neumann para uma nova arquitetura se mostraram diferentes das anteriores?

- A arquitetura de von Neumann é diferente das anteriores porque utiliza códigos binários e programas armazenados na memória. O EDVAC incluía um dispositivo de entrada / saída (cartões perfurados em 1953), possui Memória (foi adicionada memória em um cilindro magnético em 1954). E uma unidade de aritmética de ponto flutuante adicionada em 1958.

5. Qual o componente básico de um transistor? E de um microprocessador?

- O componente base de um transistor é o silício por trata-se de material semicondutor que indica que se pode comportar como um condutor ou isolador de corrente elétrica. Apresenta as mesmas funções que um interruptor aberto ou fechado. E do microprocessador são os transistores.

6. Distinga as caches L1, L2 e L3?

#### L1 – Cache de nível 1 (Level 1);

- Foi integrada num microprocessador pela primeira vez com o intel 486DX.
- Possui uma capacidade muito reduzida entre 8 KB a 64 KB, pois o seu objetivo é serem rápidas.
- A grande vantagem desta memória é o CPU não recorrer tantas vezes ao exterior (RAM) para obter a informação que necessita.
- Encontra-se integrada no Próprio CPU, pelo que consegue acompanhar a velocidade interna, não dependendo da velocidade do BUS.
- Normalmente 90% das vezes (cache hit rate – taxa de sucesso) o CPU irá encontrar o que necessita na cache, aumentando a performance do sistema.
- Quando o CPU não encontra a informação na Cache diz-se que a cache falhou (cache miss), sendo necessário recorrer à memória principal (ou a outro nível de cache).

#### L2 – Cache de nível 2 (Level 2);

- Desenvolvida para dar resposta aos 10% de vezes que o CPU não encontra a informação pretendida na cache nível L1.
- Inicialmente eram externas, isto é, o acesso dependia da velocidade do BUS.
- Atualmente situa-se no interior do CPU, integrada no Chip, tal como a nível L1, logo beneficia da velocidade interna do CPU, reduzindo assim o tempo de pesquisa.
- Possui uma capacidade maior que a cache L1, geralmente 256 KB, uma vez que é menos acedida.
- Garante igualmente uma taxa de sucesso de acesso em 90%.

### L3 – Cache de nível 3 (Level 3);

- Este tipo de cache está cada vez mais a ser utilizada, devido principalmente às recentes arquiteturas de processadores que envolvem processadores com vários núcleos de processamento.
- Estes núcleos geralmente partilham a cache L3 que é a de maior capacidade de todas.
- Capacidade varia geralmente entre 4 a 8 MB.
- Encontra-se igualmente integrada no processador.
- Esta cache é partilhada pelos núcleos de um CPU.

7. Qual é a diferença a nível de velocidade de acesso entre um CPU que utilize L2 externa e um que utilize cache L2 interna?

- O CPU que possui uma cache L2 interna é mais rápido que um que possui com cache L2 externa porque beneficia da velocidade de relógio interna do CPU para troca de dados, enquanto que um que possua L2 externa essa troca de dados tem de passar pelo BUS que é mais lento.

8. Quais são as técnicas de processamento paralelo que conhece?

- **Pipeline e Hyper-threading**

9. O que entende por Hyper-threading?

- É uma técnica usada para aumentar o rendimento de um processador. Implementada pela primeira vez no Pentium 4 HT e que permite dividir um processador físico em dois processadores lógicos para que aos olhos do sistema operativo possa ser visto como dois núcleos (dual core). Assim o mesmo programa é dividido em threads que são tratadas em simultâneo pelos dois núcleos virtuais. Porém para que isto aconteça o programa tem de prever a divisão em threads, algo que é realizado pelos programadores durante a implementação do programa.

10. Em que é que os processadores de 2 núcleos são diferentes de tecnologia Hyper-threading implementada nos Pentium IV HT?

**A diferença reside no facto da tecnologia Hyper-threading “dividir” um processador físico em dois processadores lógicos para que aos olhos do sistema operativo possa ser visto como dois núcleos (dual core). Enquanto que um processador com dois núcleos possui fisicamente no seu interior dois processadores.**

11. Porque é que o FSB deixou de ser utilizado nas arquiteturas atuais? O que é que mudou?

**A introdução de vários núcleos de processamento, o aumento de velocidade interna, aumento das resoluções vídeo (Full HD), texturas cada vez mais complexas utilizadas nos jogos e o desenvolvimento das redes para Gigabit Ethernet, levou à necessidade de mudar o tipo de arquitetura, anteriormente baseada no FSB. Quantidades enormes de dados passavam pela MCH atingindo um estrangulamento (bottleneck).**

**Duas tecnologias surgiram para resolver este problema:**

- **Hypertransport (AMD), em 2003;**
- **Quickpath Interconnect (Intel), cinco ano depois, 2008;**

12. O que entende por Hypetransport e Quickpath interconnect?

**Ambas residem em ligações ponto a ponto de baixa latência e grande largura de banda, que permitem interligar o processador à ICH diretamente, uma vez que, cada processador passa a ter integrado um controlador de memória deixando assim de esse acesso ser realizado através do MCH. Para além disso, dentro do microprocessador existem ligações entre vários núcleos.**

13. De que forma as tecnologias anteriores podem ser produtivas em sistemas que usem processadores (como em servidores)?

**Estas tecnologias são muito eficazes em sistemas com vários processadores (não confundir com núcleos), possuindo cada um o seu controlador de memória e ligação direta a cada um dos outros processadores.**

14. Os processadores podem ser divididos em duas categorias. Quais são, e quais as suas diferenças? De que tipo são os processadores atualmente fabricados?

**Os processadores podem ser divididos em duas categorias:**

- ❖ **RISC – Reduced Instruction Set Computer;**
- ❖ **CISC – Complex Instruction Set Computer;**

**Os RISC distinguem-se dos CISC, por serem de natureza mais simples, o que os torna mais rápidos. O ideal seria os microprocessadores serem de tecnologia RISC, como aconteceu até ao aparecimento do primeiro Pentium. No entanto, devido à complexidade de algumas operações, este tipo de arquitetura não seria suficiente para as processar.**

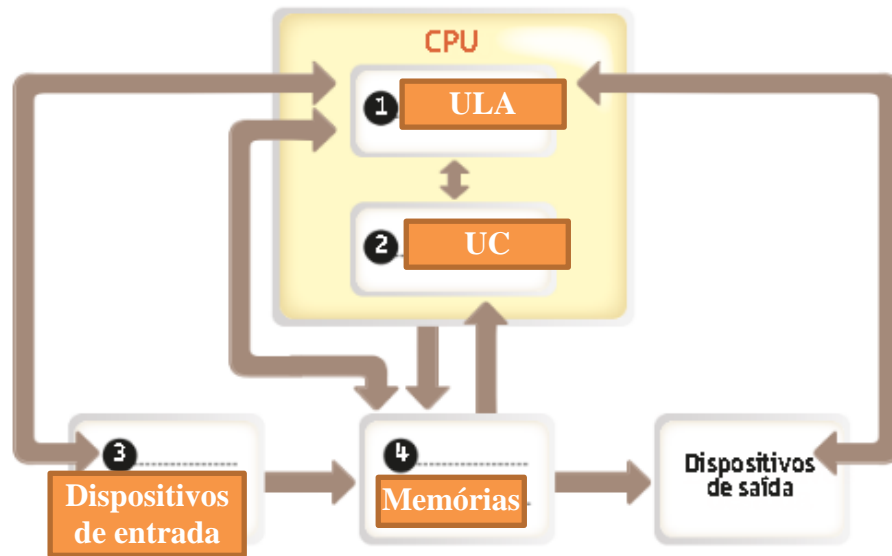
**A arquitetura CISC consegue efetuar todas as operações, mas torna-se mais lento que o RISC a processar operações mais simples.**

**Por estas razões, atualmente os processadores são híbridos, combinando as duas arquiteturas.**

15. Quando é que necessita um CPU de aceder aos dispositivos de E/S.

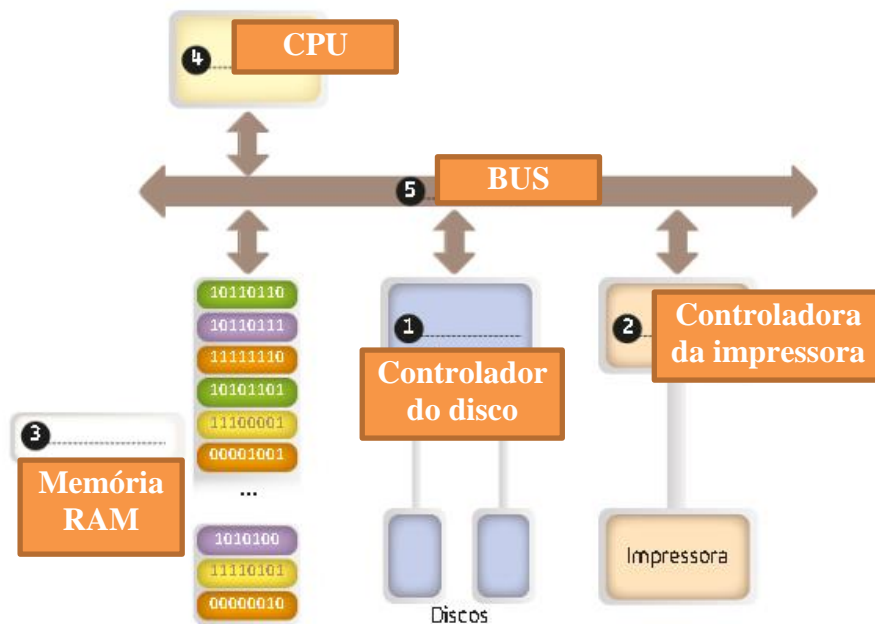
- ❖ **Receber dados dos dispositivos exteriores, para serem processados;**
- ❖ **Enviar dados processados para os dispositivos exteriores.**

16. Preencha os espaços em branco do diagrama seguinte.

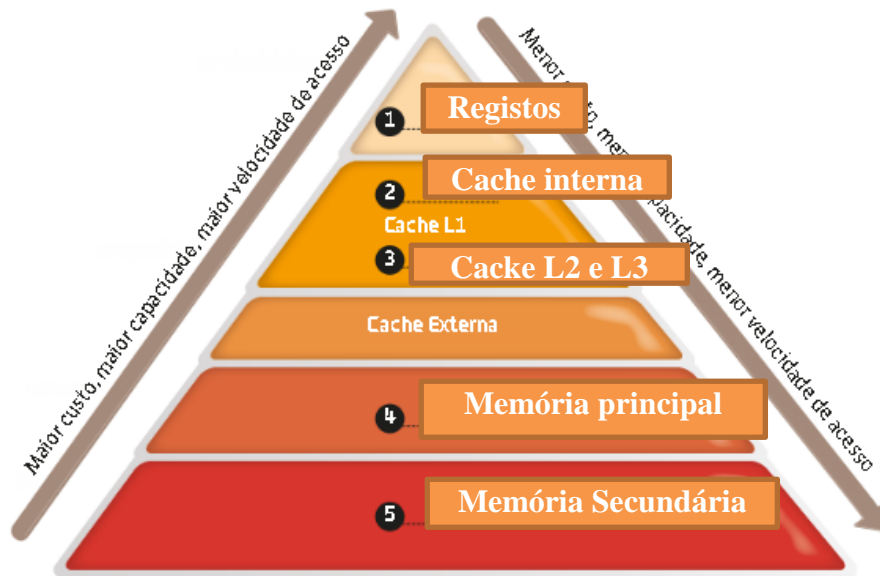


O que representa este diagrama? Arquitetura de von Neumann

17. Preencha os espaços em branco no diagrama de organização do sistema de I/O.



18. Preencha os espaços na figura seguinte.



O que representa este diagrama?

Hierarquia da memória